

Priority Paper
10/31/01
Express Mail Label No. EL629488405US

PATENT
36856.226

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Yoshinori TAKAHASHI

Serial No.: Currently unknown

Filing Date: Concurrently herewith

For: RESONATOR



TRANSMITTAL OF PRIORITY DOCUMENTS

ASSISTANT COMMISSIONER FOR PATENTS
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of each of Japanese Patent Application No. 2000-210015 filed July 11, 2000, from which priority is claimed under 35 U.S.C. 119 and Rule 55b. Acknowledgement of the priority document is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

Joseph R. Keating
Attorneys for Applicant(s)

Joseph R. Keating
Registration No. 37,368

Christopher A. Bennett
Registration No. 46,710

KEATING & BENNETT LLP
10400 Eaton Place, Suite 312
Fairfax, VA 22030
(703) 385-5200

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載さ
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application: 2000年 7月 11日

出願番号

Application Number: 特願2000-210015

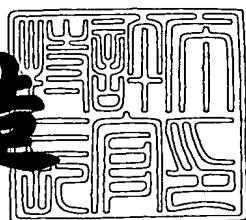
出願人

Applicant(s): 株式会社村田製作所

2001年 4月 6日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3026037

【書類名】 特許願
【整理番号】 JP-2002901
【提出日】 平成12年 7月11日
【あて先】 特許庁長官 殿
【国際特許分類】 H01P 3/00
【発明者】
【住所又は居所】 京都府長岡市天神二丁目26番10号 株式会社村田
製作所内
【氏名】 高橋 義則
【特許出願人】
【識別番号】 000006231
【氏名又は名称】 株式会社村田製作所
【代理人】
【識別番号】 100079577
【弁理士】
【氏名又は名称】 岡田 全啓
【電話番号】 06-6252-6888
【手数料の表示】
【予納台帳番号】 012634
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9004879
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 共振器

【特許請求の範囲】

【請求項1】 少なくとも2つの接地導体層を含む2層以上の導体層と複数の誘電体層とを含み、一方の前記接地導体層が裏面に形成された多層基板、

2つの前記接地導体層の間に形成されるストリップライン、
前記多層基板の表面に形成されるマイクロストリップライン、および
前記ストリップラインと前記マイクロストリップラインとを結ぶために前記誘電体層に形成されるスルーホールを含み、

少なくとも前記マイクロストリップラインに最も近い前記導体層の前記マイクロストリップラインに対向する部分が除去された、共振器。

【請求項2】 前記多層基板内部に形成された前記導体層の前記マイクロストリップラインに対向する部分が除去され、前記多層基板の裏面に形成された前記接地導体層と前記マイクロストリップラインとが対向した、請求項1に記載の共振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は共振器に関し、特にたとえば、電圧制御発振器などに用いられる共振器に関する。

【0002】

【従来の技術】

図5は、従来の共振器を用いた電圧制御発振器の一例を示す図解図である。電圧制御発振器1は、誘電体基板2を含む。誘電体基板2の裏面には、接地導体層3が形成される。また、誘電体基板2の表面には、マイクロストリップライン4が形成され、誘電体基板2と接地導体層3とマイクロストリップライン4とで共振器が形成される。さらに、誘電体基板2の表面には、複数の電子部品5が実装される。これらの電子部品5と共振器とで、電圧制御発振器1が構成される。このような共振器では、マイクロストリップライン4をカットすることにより、周

出願人履歴情報

識別番号 [000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目26番10号
氏 名 株式会社村田製作所

波数調整を行うことができる。

【0003】

また、図6および図7に示すように、2つの接地導体層3と複数の誘電体層6とで形成された多層基板を含み、2つの接地導体層3の間にストリップライン7を形成したストリップライン層8を積層することにより、接地導体3、誘電体層6およびストリップライン7で共振器を形成することもできる。この場合、多層基板の表面に実装された電子部品5で形成される回路とストリップライン7とが、スルーホール9を介して接続される。

【0004】

【発明が解決しようとする課題】

しかしながら、携帯端末に使用される部品やモジュール、たとえば電圧制御発振器などに関しては、小型化、低背化が進んでおり、電子部品が実装される基板の表面に形成されるマイクロストリップラインのパターン面積の確保が困難になっている。それに対して、図6に示すようなストリップライン共振器では、ストリップラインのパターン面積の確保の問題はないが、その構造上、基板表面に形成されたマイクロストリップライン共振器に比べて、素子Qが低く、C/N特性やS/N特性が劣化するという問題がある。また、周波数調整をするためには、多層基板の中間層に形成されたストリップラインをカットする技術が必要となる。

【0005】

また、マイクロストリップライン共振器において、基板の内部に導体層を設けると、マイクロストリップラインと基板内部の導体層との間の間隔が狭くなり、その間の誘電体層の厚みも薄くなるため、マイクロストリップライン共振器の素子Qが低下してしまう。このような素子Qの低下を防ぐために、内部の誘電体層を厚くすると、基板厚みが増加し、低背化に反するという問題がある。

【0006】

それゆえに、この発明の主たる目的は、素子Qの低下を抑え、周波数調整が可能であり、かつ小型低背化が可能な共振器を提供することである。

【0007】

【課題を解決するための手段】

この発明は、少なくとも2つの接地導体層を含む2層以上の導体層と複数の誘電体層とを含み、一方の接地導体層が裏面に形成された多層基板と、2つの接地導体層の間に形成されるストリップラインと、多層基板の表面に形成されるマイクロストリップラインと、ストリップラインとマイクロストリップラインとを結ぶために誘電体層に形成されるスルーホールとを含み、少なくともマイクロストリップラインに最も近い導体層のマイクロストリップラインに対向する部分が除去された、共振器である。

このような共振器において、多層基板内部に形成された導体層のマイクロストリップラインに対向する部分が除去され、多層基板の裏面に形成された接地導体層とマイクロストリップラインとが対向するようにしてもよい。

【0008】

多層基板の表面にマイクロストリップラインを形成し、内部にストリップラインを形成して、スルーホールを介してこれらを接続して共振器を構成することにより、多層基板表面のマイクロストリップラインの面積を小さくすることができる。また、多層基板表面のマイクロストリップラインをカットすることにより、共振器の周波数調整を行うことができる。さらに、マイクロストリップラインに対向する多層基板内部の導体層部分を除去することにより、マイクロストリップラインと導体層との間の間隔を大きくすることができ、小型化による素子Qの低下を抑えることができる。

多層基板内部の導体層部分を除去し、マイクロストリップラインと多層基板裏面の接地導体層とを対向させることにより、マイクロストリップラインと接地導体層との間隔を最大にすることができ、素子Qの向上を図ることができる。

【0009】

この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の発明の実施の形態の詳細な説明から一層明らかとなろう。

【0010】**【発明の実施の形態】**

図1はこの発明の共振器を用いた電圧制御発振器の一例を示す図解図である。

電圧制御発振器10は、多層基板12を含む。多層基板12の裏面には、図2に示すように、第1の接地導体層14が形成される。第1の接地導体層14上には、第1の誘電体層16が積層される。さらに、第1の誘電体層16上には、ストリップライン層18が形成される。ストリップライン層18には、たとえばU字状にストリップライン20が形成される。さらに、ストリップライン層18上には、第2の誘電体層22が積層される。第2の誘電体層22上には、第2の接地導体層24が積層される。さらに、第2の接地導体層24上には、第3の誘電体層26が積層される。

【0011】

第3の誘電体層26上には、マイクロストリップライン28が形成される。マイクロストリップライン28の一端は、ストリップライン20の一端に対応する部分に形成される。そして、ストリップライン20とマイクロストリップライン28とを接続するために、第2の誘電体層22、第2の接地導体層24、第3の誘電体層26に、スルーホール30が形成される。このスルーホール30を介して、ストリップライン20とマイクロストリップライン28とが接続され、共振器が形成される。なお、第2の接地導体層24のマイクロストリップライン28に対向する部分32が除去され、マイクロストリップライン28と第1の接地導体層14とが、誘電体層16、22、26を介して対向するように配置される。また、マイクロストリップライン28が形成された面には、複数の電子部品34が実装されて回路が形成される。この回路と共振器とが接続され、電圧制御発振器10が構成されている。

【0012】

多層基板12は、誘電体セラミックグリーンシートに各導体層、ストリップライン、マイクロストリップラインの形状に電極ペーストを印刷し、積層して焼成することにより作製される。このとき、第2の接地導体層24となる電極ペーストの印刷部において、一部に電極ペーストを印刷しないことによって、マイクロストリップライン28に対応する部分32が形成される。

【0013】

このような共振器は、第1の接地導体層14、第1の誘電体層16、ストリッ

ブライン層18に形成されたストリップライン20、第2の誘電体層22および第2の接地導体層24によってストリップライン共振器が形成され、第1の接地導体層16、3つの誘電体層16、22、26およびマイクロストリップライン28によってマイクロストリップライン共振器が形成される。これらのストリップライン共振器とマイクロストリップライン共振器とが接続されることによって、1つの共振器が形成される。

【0014】

このような共振器では、ストリップライン共振器とマイクロストリップライン共振器とで1つの共振器が構成されているため、マイクロストリップラインのみで共振器が形成された場合に比べて、マイクロストリップライン28の面積を小さくすることができる。したがって、多層基板12の小型化を図ることができる。また、多層基板12の表面に形成されたマイクロストリップライン28をカットすることにより、共振器の周波数調整を行うことができる。さらに、多層基板12内部の第2の接地導体層24のマイクロストリップライン28に対向する部分32が除去されているため、図3に示すように、マイクロストリップライン28と第1の接地導体層14とが対向し、その間の誘電体層16、22、26の厚みが大きい。そのため、この共振器では、図4に示すようなマイクロストリップライン28と第2の接地導体層24とが対抗している場合に比べて、素子Qを向上させることができる。

【0015】

実際に、中間の導体層のマイクロストリップラインに対向する部分を除去した場合と除去しない場合について実験した。ここでは、素子Qに最も関係の深いC/N特性について調べた。図1の第2の接地導体層24が除去されず、対向するマイクロストリップライン28と第2の接地導体層24との間隔を0.15mmとした場合に比べて、内部の導体層を除去して、対向するマイクロストリップライン28と第1の接地導体層14との間隔を0.75mmとした場合のほうが、C/N比は約2dB向上していることを確認した。

【0016】

なお、多層基板12の構造としては、図1および図2に示すような構造に限ら

ず、他の導体層が形成されていてもよい。この場合においても、内部の導体層のマイクロストリップラインに対向する部分を除去することによって、マイクロストリップライン28とそれに対向する導体層との間隔を大きくすることができる。また、マイクロストリップライン28に対向する導体層は、第1の接地導体層14に限らず、多層基板12内部の導体層と対向してもよく、必要な特性に応じてマイクロストリップライン28とそれに対向する導体層との間隔を決定すればよい。

【0017】

【発明の効果】

この発明によれば、ストリラップラインとマイクロストリップラインとを接続して共振器を形成することにより、多層基板表面のマイクロストリップラインの面積を小さくすることができ、共振器の小型化を図ることができる。また、多層基板表面のマイクロストリップラインをカットすることにより、簡単に共振器の周波数調整を行うことができる。さらに、多層基板内部の導体層のマイクロストリップラインに対向する部分を削除することにより、マイクロストリップラインとそれに対向する導体層との間隔を大きくすることができ、素子Qの向上を図ることができる。

【図面の簡単な説明】

【図1】

この発明の共振器を用いた電圧制御発振器の一例を示す図解図である。

【図2】

図1に示す電圧制御発振器に用いられる多層基板の分解斜視図である。

【図3】

第2の接地導体層のマイクロストリップラインに対向する部分を除去した状態を示す図解図である。

【図4】

マイクロストリップラインと第2の接地導体層とが対向している状態を示す図解図である。

【図5】

従来の共振器を用いた電圧制御発振器の一例を示す図解図である。

【図6】

従来の共振器を用いた電圧制御発振器の他の例を示す図解図である。

【図7】

図6に示す電圧制御発振器に用いられる多層基板の分解斜視図である。

【符号の説明】

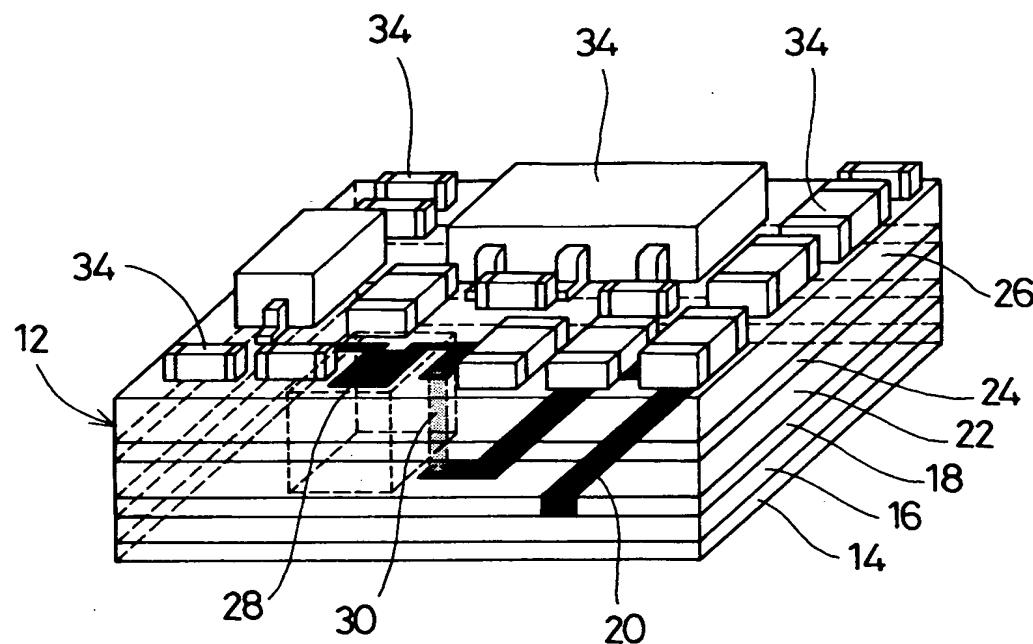
- 10 電圧制御発振器
- 12 多層基板
- 14 第1の接地導体層
- 16 第1の誘電体層
- 18 ストリップライン層
- 20 ストリップライン
- 22 第2の誘電体層
- 24 第2の接地導体層
- 26 第3の誘電体層
- 28 マイクロストリップライン
- 30 スルーホール
- 32 第2の接地導体層の除去部
- 34 電子部品

【書類名】

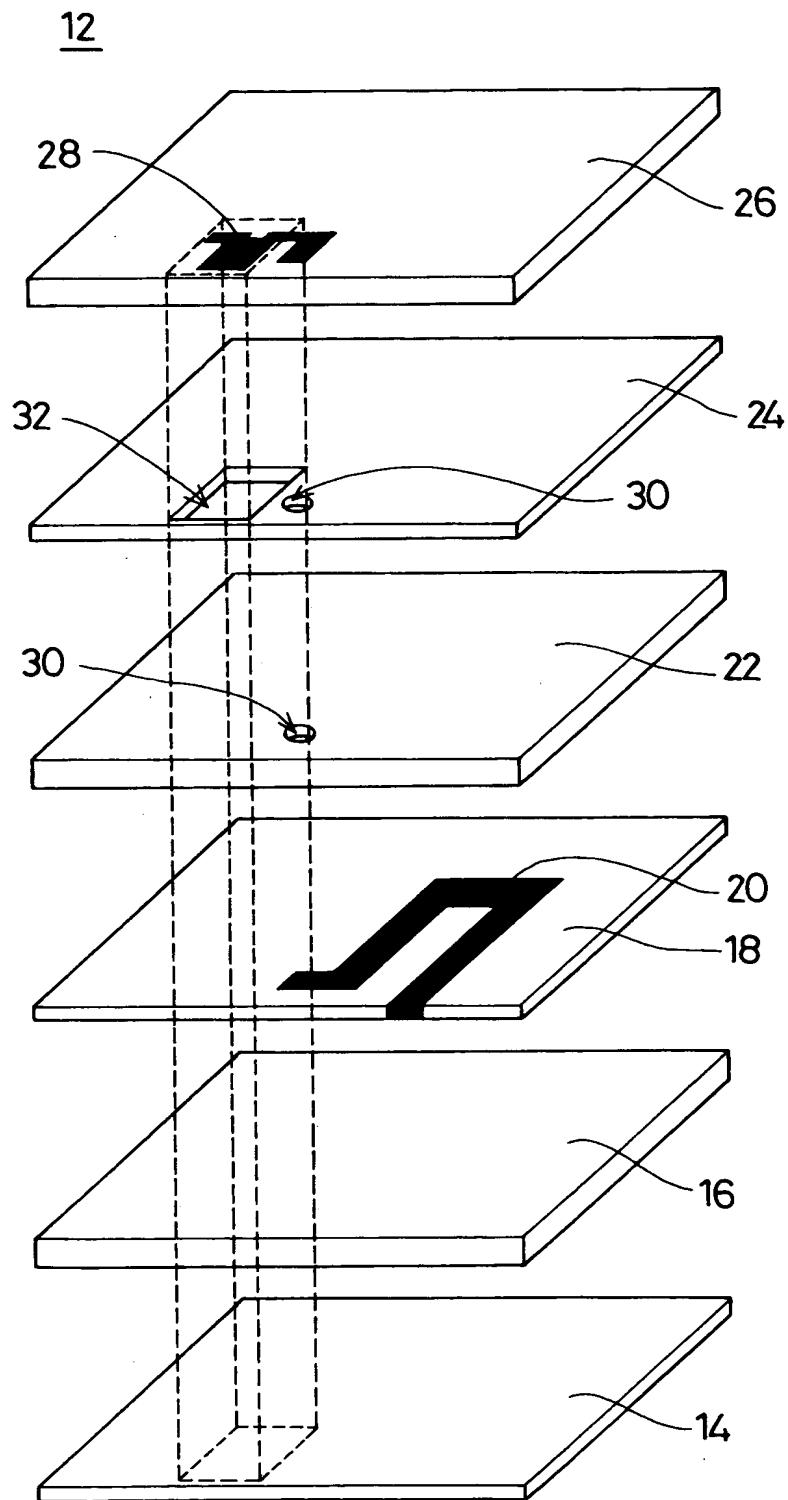
図面

【図1】

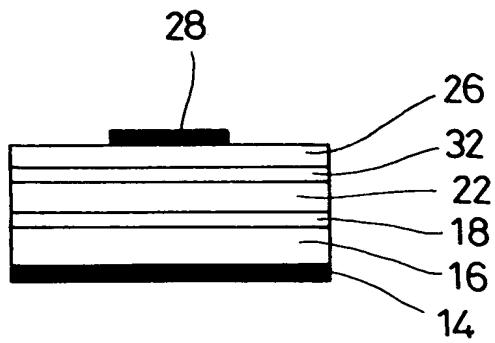
10



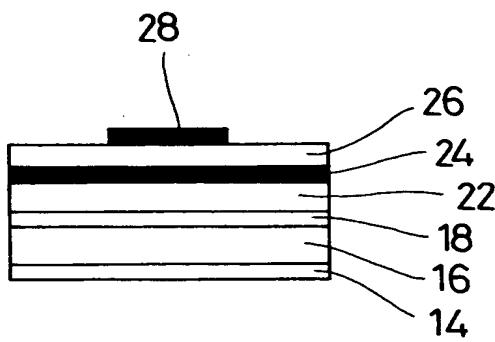
【図2】



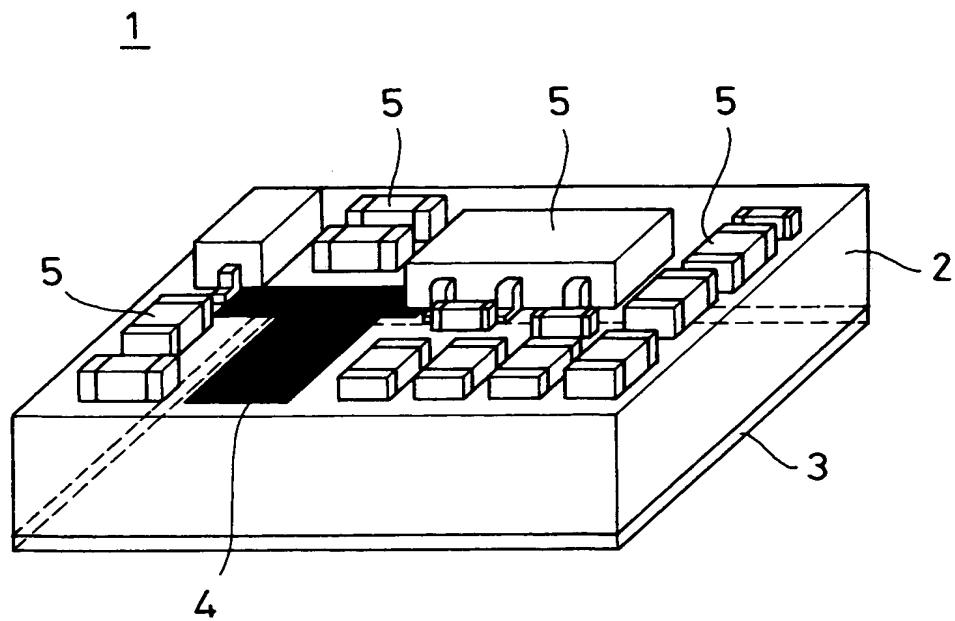
【図3】



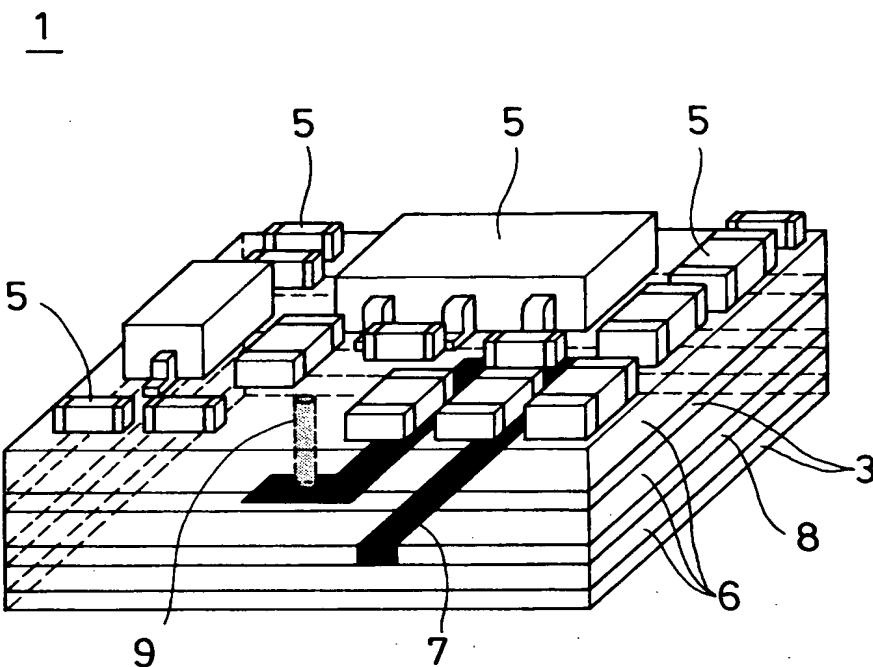
【図4】



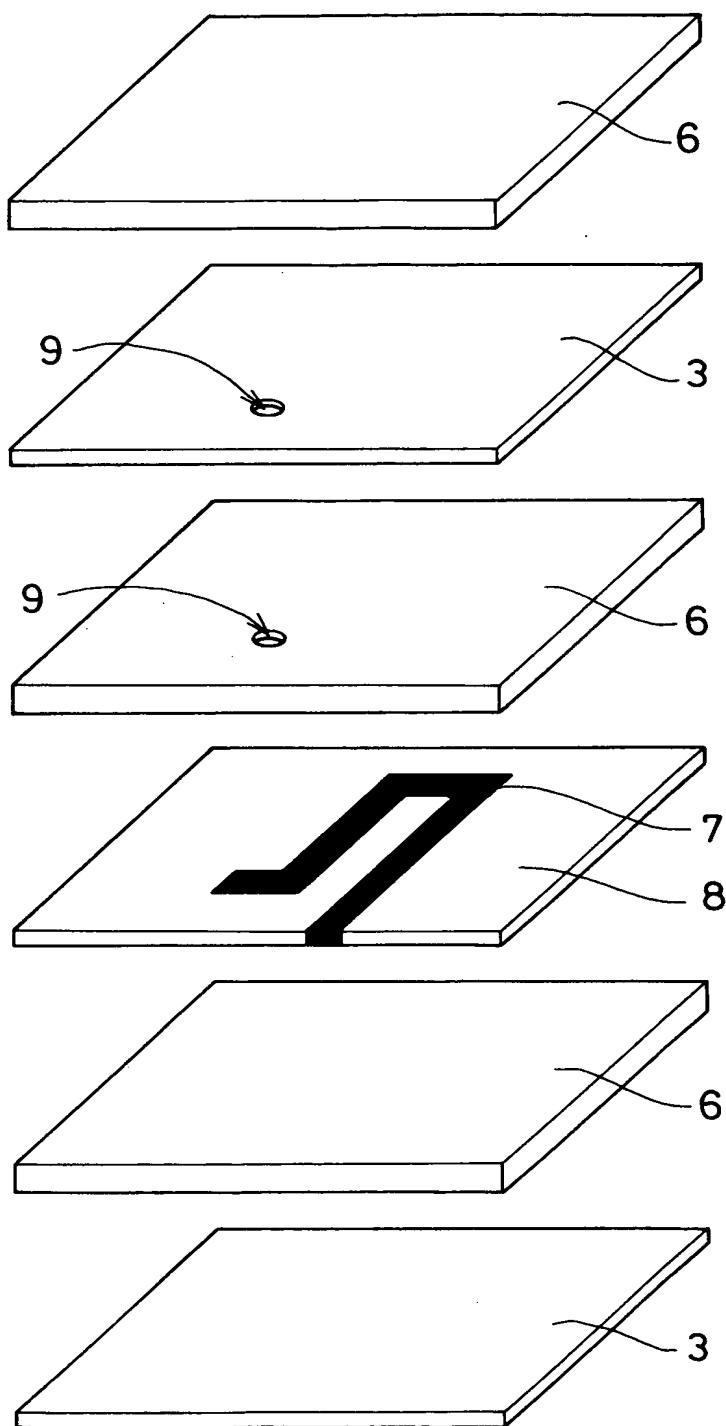
【図5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 素子Qの低下を抑え、周波数調整が可能であり、かつ小型低背化が可能な共振器を得る。

【解決手段】 共振器を用いた電圧制御発振器10は、多層基板12を含む。多層基板12は、第1の接地導体層14、第1の誘電体層16、ストリップライン層18、第2の誘電体層22、第2の接地導体層24、第3の誘電体層26を含む。ストリップライン層18にストリップライン20を形成し、第3の誘電体層26にマイクロストリップライン28を形成する。スルーホールを介して、ストリップライン20とマイクロストリップライン28を接続し、共振器を形成する。第2の接地導体層24のマイクロストリップライン28に対応する部分を除去する。

【選択図】 図1